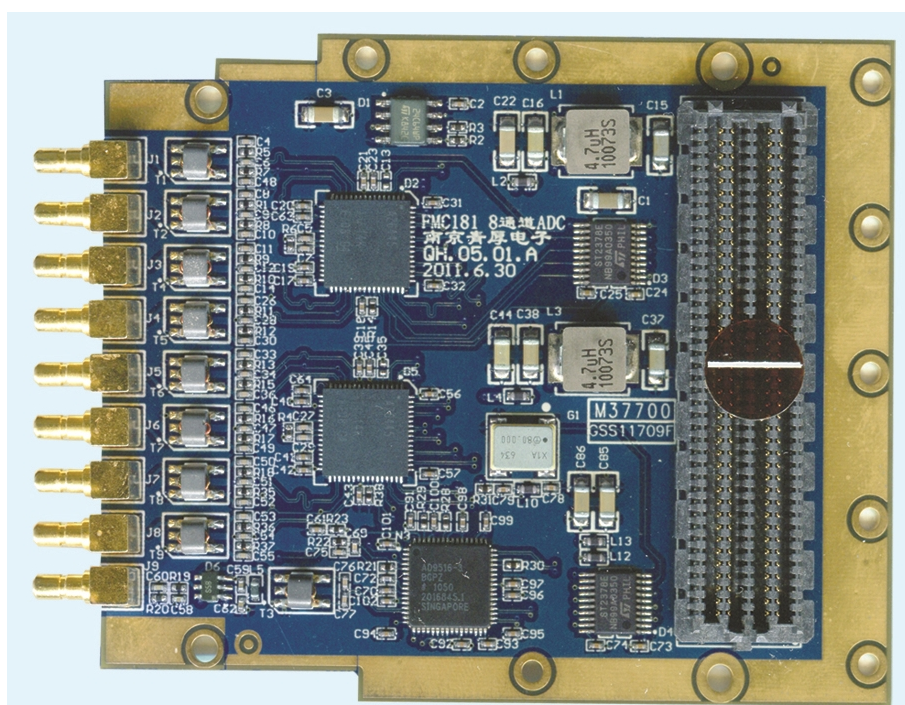


FMC181

用户手册



南京青厚电子科技有限公司

江苏省南京市江宁区将军大道 20 号

<http://www.njqhdz.cn/>

修订历史

日期	修订	版本
2011-4-16	最初发布	1.0

目 录

1 缩写和相关文档.....	1
1.1 缩写.....	1
1.2 相关文档.....	1
2 概述.....	2
3 安装.....	3
3.1 注意事项.....	3
3.2 LVDS 要求.....	3
4 设计.....	4
4.1 物理规格.....	4
4.1.1 电路板尺寸.....	4
4.1.2 前面板的同轴输入.....	4
4.2 电气特性.....	4
4.2.1 EEPROM.....	4
4.2.2 FMC LPC.....	4
4.3 主要特性.....	4
4.4 模拟输入通道.....	5
4.5 时钟输入.....	5
4.6 电源.....	6
5 FMC181 的控制.....	6
6 环境.....	7
6.1 温度.....	7
6.2 冷却.....	7
6.2.1 对流冷却.....	7
6.2.2 传导冷却.....	7
7 安全性.....	7
8 电磁兼容性.....	7

1 缩写和相关文档

1.1 缩写

ADC	Analog to Digital Converter
DDR	Double Data Rate
EPROM	Erasable Programmable Read-Only Memory
FBGA	Fineline Ball Grid Array
FPGA	Field Programmable Gate Array
JTAG	Join Test Action Group
LVDS	Low Voltage Differential Signaling
MSB	Most Significant Bit(s)
PCB	Printed Circuit Board

1.2 相关文档

- FPGA Mezzanine Card (FMC) standard ANSI/VITA 57.1-2010
- Datasheet ADS6445 ,Texas Instruments
- Datesheet AD9516-3, Analog Devices

2 概述

FMC181 是一款八通道 A/D 子卡，子卡有两片四通道 14 位、最高采样速率为 125MPSP 的 A/D 芯片。

采样时钟由时钟输出发生器 AD9516 灵活配置，AD9516 的参考时钟可以通过同轴电缆连接外部提供，或由片上晶振提供。

FMC181 子卡的机械和电气性能符合 FMC 标准（ANSI/ VITA57.1）。该卡具有高引脚数连接器，并且可用于传导冷却环境。

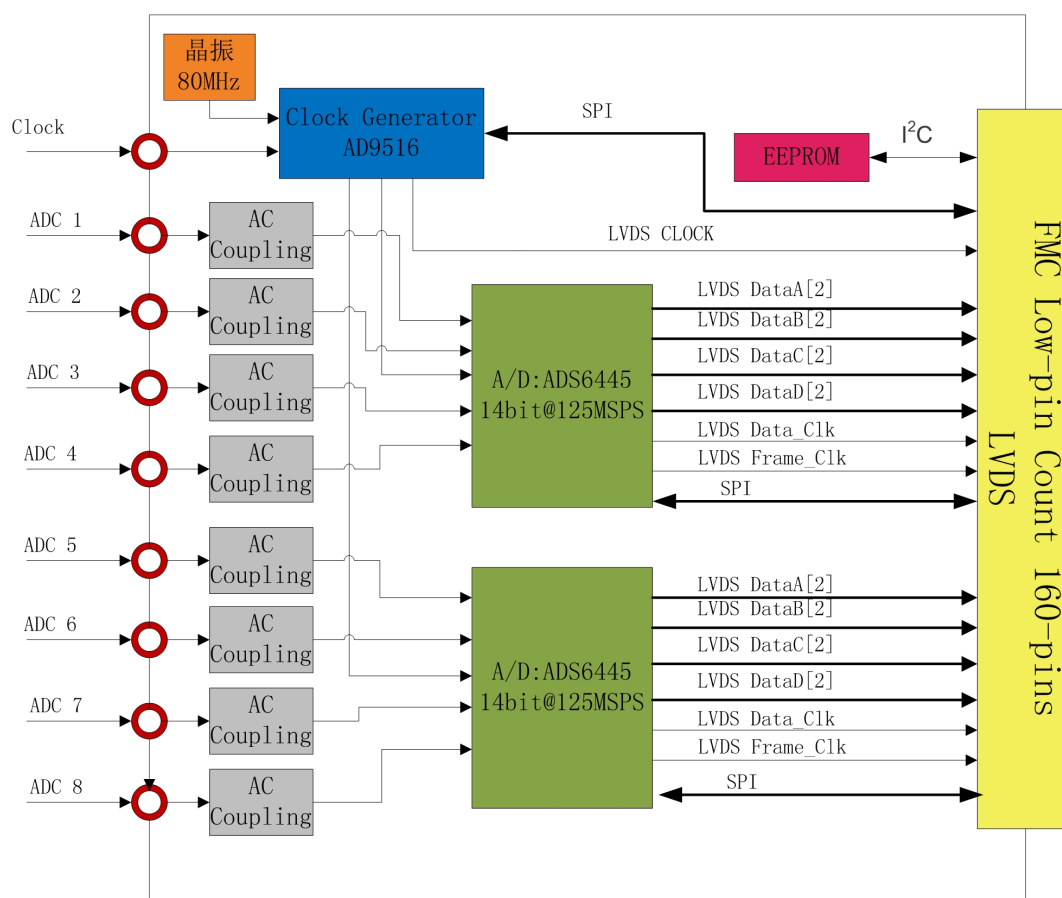


图 1 : FMC181 框图

3 安装

3.1 注意事项

- FMC181 子卡必须安装在兼容的 FMC 标准的载板上。
- 在使用子卡时，不要对卡进行弯曲，同时做好防静电措施。

3.2 LVDS 要求

A/D 采样通道是基于 Texas Instruments 公司的 ADS6445 芯片，最高采样频率为 125MSPS，该芯片可以支持四个 A/D 数据采集。每个数据通道的数据使用两对 LVDS 差分对进行数据传输，LVDS 最高速率为 1GSPS。

4 设计

4.1 物理规格

4.1.1 电路板尺寸

FMC181 子卡完全符合 ANSI/ VITA57.1 中的 FMC 标准。该卡是一个单一宽度的传导冷却夹层模块。

4.1.2 前面板的同轴输入

子卡有 9 个同轴 SSMB 输入接口，从右到左分别是模拟输入 1~8，输入采样参考时钟。

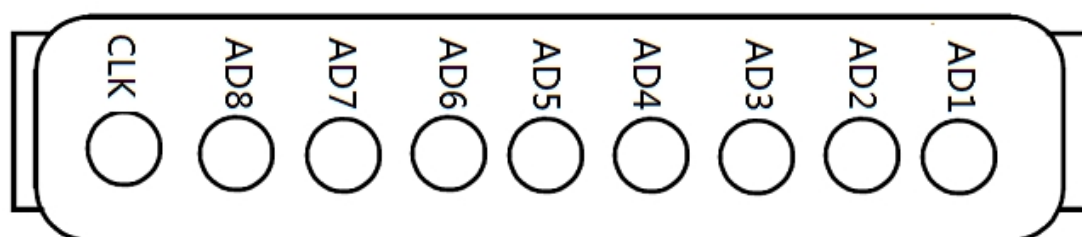


图 2 面板示意图

4.2 电气特性

FMC181 子卡上的 ADS6445 供电电压为 3.3V，因此 FMC 插座上供电为 +3.3V，通过磁珠滤波后给 ADS6445 进行供电。

4.2.1 EEPROM

FMC181 卡带有 2K 位 EEPROM (24LC02B)，载卡可以通过 I2C 总线对其进行访问。EEPROM 的供电由 3P3VAUX 提供。当 SCL 和 SDA 保持在 3P3VAUX 电平时，待机电流仅为 0.01 μ A。由于这两个信号在卡上有上拉电阻，因此可以悬空。

4.2.2 FMC LPC

HPC 高引脚数连接器提供了 68 个用户定义的单端信号(或者 34 个用户定义的差分对)、1 对串行收发器对时钟、JTAG 接口和 1 个作为基础智能平台管理接口 (IPMI) 命令可选支持的 I2C 接口。

4.3 主要特性

模拟输入	
通道数	8
通道分辨率	14-bit
输入电压范围	2Vp-p (tbd)

输入阻抗	50 Ω (交流耦合)
输入信号带宽 (-3dB)	500MHz
SNR	tbd (72.1 dB) ¹
SFDR	tbd (86 dBc) ¹
ADC 输出	
数据位宽	每个通道 2 对差分对
数据格式	二进制偏移码/二进制补码
采样时钟范围	$\leq 125\text{MHz}$
卡上参考时钟	
类型	单端信号
频率范围	80MHz 可以根据用户需求更改
外部输入参考时钟	
类型	单端信号 (功率为 5~10dBm)
频率范围	20MHz~250MHz

1. ADS6445 datasheet 中信号频率为 100MHz，采样速率为 125MSPS 时的测试结果

4.4 模拟输入通道

FMC181 卡有八个单端输入交流耦合的 A/D 通道。模拟信号直接接入宽带射频变压器变成差分信号送入 ADS6445 进行模数转换。AD 最大输入信号范围为 2Vp-p。

4.5 时钟输入

FMC181 卡上的时钟是通过 AD9516 进行管理，输入时钟可以采用片上晶振和外部同轴电缆提供，输出时钟的频率可以有 AD9516 的配置寄存器灵活设置。

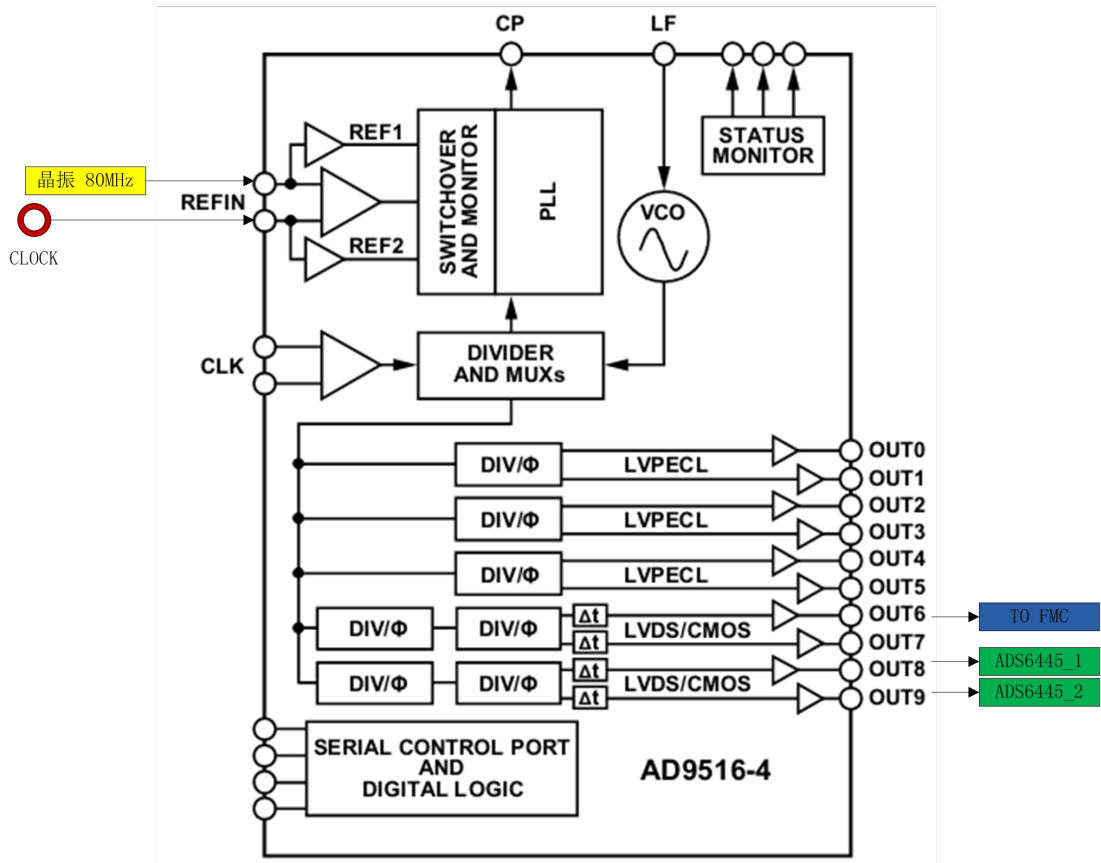


图 3 时钟管理示意图

4.6 电源

FMC181 子卡的供电是用 FMC 连接器来提供的。虽然单个电源引脚的最大支持电流可以到 2.7A，但是 FMC 子卡的设计还是要根据 FMC 标准中的规定限制管脚的电流。FMC 标准电源要求如下表所示：

电压	管脚数	最大电流	最大功率
+3.3V	4	3A	10W
+12V	2	1A	12W
VADJ(+2.5V)	4	4A	10W
VIO_B(+2.5V)	2	1.15A	2.3W

表 3：FMC 标准电源要求

由于载板提供的电源很可能会混入一些噪声，因此在子卡在给 A/D 供电之前，必须对电源进行滤波处理。

5 FMC181 的控制

FMC181 可以通过 FMC 连接器由载板 FPGA 使用 SPI 总线控制。子卡上的可控芯片有 AD9516 和 ADS6445，用户可以通过 SPI 总线对 AD9516 的寄存器控

制来改变输出时钟的参考源和输出频率。子卡上的 AD9643 也带有 SPI 接口，同样可以通过 SPI 对采样相关的寄存器进行配置。

6 环境

6.1 温度

工作温度

- -40°C to +85°C (Industrial)

贮藏温度

- -40°C to +120°C

6.2 冷却

FMC181 有两种有效的冷却方式

6.2.1 对流冷却

冷却气流流过被冷却芯片的表面时，通过对流换热，带走部分热量，使其降温的冷却方式。一般通过在子卡上增加一个低轮廓的风扇来增加空气流动，带走芯片产生的部分热量以达到降低温度的目的。

6.2.2 传导冷却

在苛刻的环境下，机箱内的环境温度可能会接近在这份文件中定义的工作温度。在这种条件下，功耗器件的温度非常有可能将超过设备制造商推荐的工作条件。因此低轮廓散热器，加上足够的空气流动会产生一些积极的冷却效果，可能足以维持规定范围内的温度。

7 安全性

这个模块对用户没有任何危害

8 电磁兼容性

当该模块运行在一个封闭的主机系统时，由该系统提供电磁屏蔽。在欧盟范围内 EMC 准则的操作不能保证，除非它被安装在一个适当的主机系统中。

附录 A LPC 管脚连接

	K	J	I	H	G	F	E	D	C	B	A
1				N. C.	GND			N. C.	GND		
2				GND	N. C.			GND	N. C.		
3				GND	N. C.			GND	N. C.		
4				FPGA_CLK_P	GND			N. C.	GND		
5				FPGA_CLK_N	GND			N. C.	GND		
6				GND	ADS6445_2_DCLK_P			GND	N. C.		
7				AD9516_LD_2.5V	ADS6445_2_DCLK_N			GND	N. C.		
8				AD9516_CS_B_2.5V	GND			ADS6445_2_FLCK_P	GND		
9				GND	AD9516_SCLK_2.5V			ADS6445_2_FLCK_N	GND		
10				AD9516_RESET_B_2.5V	EXT_CLK_CTRL_2.5V			GND	ADS6445_2_DD1_P		
11				AD9516_SDO_2.5V	GND			AD9516_SDIO_2.5V	ADS6445_2_DD1_N		
12				GND	ADS6445_2_DDO_P			XTAL_CTRL_2.5V	GND		
13				N. C.	ADS6445_2_DDO_N			GND	GND		
14				N. C.	GND			ADS6445_2_DCO_P	ADS6445_2_DC1_P		
15				GND	ADS6445_2_DB1_P			ADS6445_2_DCO_N	ADS6445_2_DC1_N		
16				ADS6445_2_DBO_P	ADS6445_2_DB1_N			GND	GND		
17				ADS6445_2_DBO_N	GND			ADS6445_2_DA1_P	GND		
18				GND	N. C.			ADS6445_2_DA1_N	ADS6445_2_DA0_P		
19				N. C.	N. C.			GND	ADS6445_2_DA0_N		
20				N. C.	GND			ADS6445_1_DCLK_P	GND		
21				GND	ADS6445_1_DD1_P			ADS6445_1_DCLK_N	GND		
22				ADS6445_1_DDO_P	ADS6445_1_DD1_N			GND	ADS6445_1_FCLK_P		
23				ADS6445_1_DDO_N	GND			ADS6445_1_DA1_P	ADS6445_1_FCLK_N		
24				GND	ADS6445_1_DC1_P			ADS6445_1_DA1_N	GND		
25				ADS6445_1_DCO_P	ADS6445_1_DC1_N			GND	GND		
26				ADS6445_1_DCO_N	GND			ADS6445_1_DA0_P	ADS6445_1_RESET_2.5V		
27				GND	ADS6445_DB1_P			ADS6445_1_DA0_N	ADS6445_1_SCLK_2.5V		
28				ADS6445_1_DBO_P	ADS6445_DB1_N			N. C.	GND		
29				ADS6445_1_DBO_N	GND			N. C.	GND		
30				GND	ADS6445_2_RESET_2.5V			N. C.	FMC_HPC_I2C_SCL		
31				ADS6445_1_SDATA_2.5V	ADS6445_2_SCLK_2.5V			N. C.	FMC_HPC_I2C_SDA		
32				ADS6445_1_SEN_2.5V	GND			N. C.	FMC_HPC_I2C_GA0		
33				GND	N. C.			N. C.	GND		
34				ADS6445_2_SDATA_2.5V	N. C.			N. C.	GND		
35				ADS6445_2_SEN_2.5V	GND			FMC_HPC_I2C_GA1	N. C.		
36				GND	N. C.			+3.3V	GND		
37				N. C.	N. C.			GND	N. C.		
38				N. C.	GND			+3.3V	GND		
39				GND	N. C.			GND	+3.3V		
40				N. C.	GND			+3.3V	GND		
				LPC	LPC			LPC	LPC		

黑色粗边框表示_CC 信号，同一个颜色的差分对是根据 AV57.1 规范 Table 14 要求建议连接到 FPGA 的相同 bank 上面。

